

SEMICONDUCTOR THERMISTOR

Publication number: JP52062679
Publication date: 1977-05-24
Inventor: KOBAYASHI TETSUJI; MATSUI KUNIHIKO
Applicant: TOKYO SHIBAURA ELECTRIC CO
Classification:
- **international:** H01C7/04; H01C7/04; (IPC1-7): H01C7/04
- **European:**
Application number: JP19750138049 19751119
Priority number(s): JP19750138049 19751119

[Report a data error here](#)

Abstract of JP52062679

PURPOSE: To widen working temperature and thermistor characteristic (B value) by containing Au atom uniformly in semiconductor substrate thus forming resistive layer with negative temperature coefficient.

.....
Data supplied from the **esp@cenet** database - Worldwide



2000円 2000円
(4000円) 特許願(A5)

昭和年 50月19日

特許長官殿



1. 発明の名称 ハンドウタイ
半導体サーミスタ

2. 発明者 カナダワケンカワキシサイワイコムカイトクシバナヨウ
神奈川県川崎市幸区小向東芝町1
カヨウクシバラブンキ ソウガケンキュウヨウ
東京芝浦電気株式会社総合研究所内

コ パヤシ テツ ジ
小 林 哲 二 (ほか 1名)

3. 特許出願人

神奈川県川崎市幸区櫻川町72番地
(307) 東京芝浦電気株式会社
代表者 玉置敬三

4. 代理人

〒100 50138049
東京都千代田区内幸町1-1-6
東京芝浦電気株式会社東京事務所内
電話 501-5411 (大代表)
方 式 (6628)
弁理士 富岡 章
(ほか 1名)

明細書

1. 発明の名称 半導体サーミスタ

2. 特許請求の範囲

半導体基板に金原子を $1 \times 10^{14} \text{ cm}^{-3}$ 以上ほど均一に含有させて負の温度係数を有する抵抗層としたことを特徴とする半導体サーミスタ。

3. 発明の詳細な説明

本発明はサーミスタに係り、特に半導体基板に金(Au)原子を含有せしめて負の温度係数を有する抵抗層とした半導体サーミスタに関する。

一般にサーミスタはMn, Co, Ni, Fe, Cu等の金属酸化物を適当な形と大きさで焼結した焼結体からなっている。このような焼結体からなるサーミスタは負の温度係数を有し、歪率が慢れており最も多く使用されている。しかしながらこの種のサーミスタは酸化物であるため、耐湿性特性が悪く工業計測などの信頼性、精度を要求される場合に好ましくない。例えば耐温性を良くするために、ガラス容器などで気密封止する必要があつた。このようにガラス容器で気密封止すると熱時定数の

⑯ 日本国特許庁

公開特許公報

⑪特開昭 52-62679

⑬公開日 昭52.(1977) 5.24

⑭特願昭 50-138049

⑮出願日 昭50.(1975) 11.19

審査請求 未請求 (全4頁)

府内整理番号

6918 57

⑫日本分類

62 A22

⑬Int.Cl²

H01C 7/04

識別
記号

小さなサーミスタを作ることが困難となる。

また上述したようにこの種のサーミスタを作る時に焼結プロセスを利用しているため、抵抗値やサーミスタ定数どよばれる値(B値)を均一にすることが難しといふ欠点もあつた。

このような難点及び欠点に対処したものとして最近半導体サーミスタが開発されている。しかし半導体特にシリコン(Si)サーミスタは、そのまま用いると正の温度係数を示し、又或る温度以上になると負の温度係数から正の温度係数に變るため、使用できる温度範囲が狭くなり、サーミスタ定数(B値)も大きくとれないなどの欠点であつた。

本発明は上記の点に対してなされたもので、使用温度を広くとれ且つサーミスタ定数(B値)も大きくとれる半導体サーミスタを提供するものである。即ち本発明は半導体サーミスタにおいても負の温度係数を示すようにして使用温度を広く且つサーミスタ特性(B値)も大きくとれるように、例えばシリコン基板にAu原子を含有せしめた半

導体サーミスタである。そしてこの種のサーミスターは $P^+ - P - P^+$ 接合或いは $P^+ - n - P^+$ 接合の構成をとり、 $P^+ - n - P^+$ 接合の場合は金を含有せしめることにより整流特性がなくなり $P^+ - P - P^+$ 接合と同様に使用できるようになる。

次に本発明の一実施例を図面を参照して説明する。第1図(a)～(d)は本発明の一実施例の半導体サーミスターを製造する時の工程を断面で示したものである。

まず、比抵抗 $5 [\Omega \cdot \text{cm}]$ 、厚さ $400 [\mu\text{m}]$ のP型結晶の両面にP型の不純物であるボロン(B)を $1 \times 10^{19}/\text{cm}^3$ 位の濃度、深さ $30 [\mu\text{m}]$ 程度に拡散して P^+ 層(12a)及び(12b)を形成し、 $P^+ - P - P^+$ 接合のSi基板(11)を形成する(第1図(a))。次にSi基板(11)の両面にメツキ或いは蒸着により、Au層(13a)及び(13b)を薄く形成する(第1図(b))。この状態のウエハを石英アングル内に封入し、例えは 1200°C で加熱し、Au層(13a)及び(13b)からAu原子を基板全体がほぼ均一になるよう拡散する。この拡散により $P^+ - P - P^+$ 接合のP層(11)の比抵抗

が増加し、基板全体が高抵抗層となり、後で説明するように負の温度係数を示すようになる。次にAu層(13a)及び(13b)上に電極層として例えはメツキ法によりNi層(14a)及び(14b)を形成する(第1図(c))。そしてこの金属層(14a)及び(14b)を形成した後に、ダイヤモンドカッタ或いはワイヤソウなどの手段により $0.4 [\text{mm}] \times 0.4 [\text{mm}]$ のサイズのペレットを切り出す。最後に上記ペレットのNi層(14a)及び(14b)にハンダ(15a)及び(15b)によりリード(16a)及び(16b)を取り付ける(第1図(d))。このようにして半導体(Si)サーミスターが得られる。この得られたSiサーミスターの抵抗(対数値……縦軸)と温度(絶対温度の逆数値……横軸)と関係を第2図に示す。この第2図の曲線からわかるように、抵抗は絶対温度の逆数値に比例して変化する所謂の負の温度係数を示すようになる。この場合のサーミスター定数B値は 4900°K と優れており、従来に比べて大きい値となる。

さらに第3図に常温(30°C)でサーミスターの抵抗値のバラツキを測定した分布を示す。第3図か

ら明らかのように例えは抵抗値 $15 [\text{K}\Omega]$ の場合、バラツキがほとんどなく、例えバラツキがあつたとしても 0.5% 程度である。即ち上述したような負の温度係数を有する半導体サーミスターは、歩留りの高いことを示している。

また第4図に従来の焼結形のサーミスターと上述したSiサーミスターを高湿度(80%)の場所に放置した時の抵抗変化を示す。この第4図から本発明のSiサーミスターは1000時間上記高湿度(80%)に放置してもほとんど抵抗変化がなく、一方従来の焼結形のサーミスターは100時間上記高湿度(80%)に放置しても抵抗(ΔR)はかなり変化する。このデータからも本発明Siサーミスターは安定性であることがわかる。

なお上記実施例ではP型のシリコン結晶を用いたがn型のシリコン結晶を用いても良い。なおn型シリコン結晶を用いる場合、上述した実施例と同様P型の不純物を拡散しなければならない。例えはn型シリコン結晶にn型の不純物を拡散して $n^+ - n - n^+$ 構造にすると電圧-電流特性が非直線

性を示しサーミスターとして適さない。ただしN層の不純物濃度が高くなるとこの限りでない。

さらに上記実施例においてはAu拡散の前に P^+ 層を拡散したが、Au拡散拡散後或いはAu拡散と同時に P^+ 層を形成しても良い。またこの P^+ 層は拡散に限ることなくインプラ或いは成長技術を用いて形成しても良い。さらに半導体はSiに限ることなく例えはGeであつても良い。

以上説明したように本発明の半導体サーミスターは負の温度特性を有する抵抗層であるだけでなく、耐湿性に富んでおり耐湿性も良いものである。

4. 図面の簡単な説明

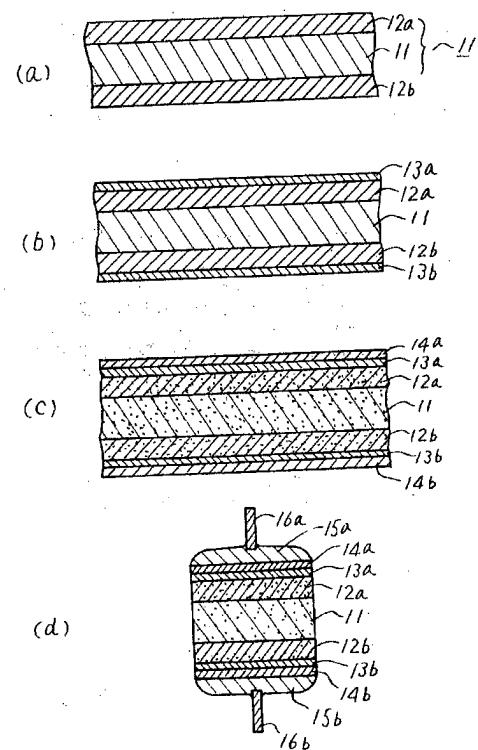
第1図(a)～(d)は本発明の一実施例の構成の製造方法を説明するための工程断面図、第2図は第1図(d)の半導体サーミスターの抵抗と温度(絶対温度の逆数値)の関係を示した特性曲線図、第3図は本発明装置の抵抗値のバラツキの分布を示した図、第4図は高湿度に放置し時間に対する抵抗変化を示した曲線図である。

(11)……Si基板、(13a)(13b)……Au層、

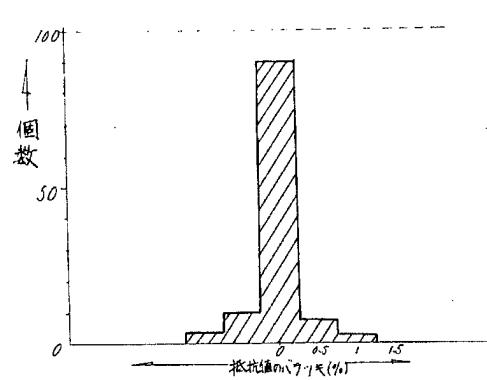
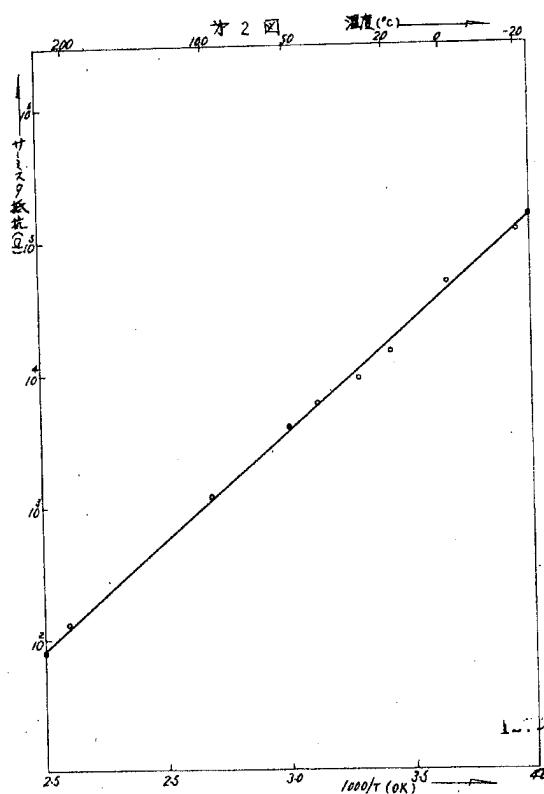
(14a)(14b) …… Ni 層、(15a)(15b) …… ハンダ、
(16a)(16b) …… リード。

(6628) 代理人弁理士 富 岡 章(ほか1名)

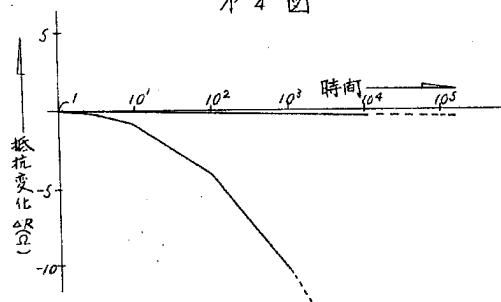
第1図



第2図



第4図



5. 添付書類の目録

(1) 委任状	1 通
(2) 明細書	1 通
(3) 図面	1 通
(4) 願書副本	1 通

6. 前記以外の発明者、特許出願人または代理人

(1) 発明者

カナガワケンカワサキサイワイクコムカイトウシバテヨウ
神奈川県川崎市幸区小向東芝町1
カナガワシバカラデンキ ソウゴウケンキユウジヨナイ
東京芝浦電気株式会社総合研究所内

マツ イ クニ ヒコ
松 井 邦 彦

(2) 代理人

東京都千代田区内幸町1-1-6
東京芝浦電気株式会社東京事務所内

(7568) 弁理士 竹花喜久男

